

ELECTRONIC COMPONENT WITH SEMICONDUCTOR CHIP AND MANUFACTURING
PROCESS OF IT

The invention concerns an electronic component (2) with a semiconductor chip (3) and an intermediate connecting structure (12) arranged on it, which is provided with buried reroute layers (8) made of conductors under an compliant protective layer (11), which connects contact pads (6) on the active surface (4) of the semiconductor chip (3) with contacts (9) on elastomer elements (10) embedded within the protective layer. Furthermore the invention is concerned with a process for manufacturing of such electronic components (2).

Elektronisches Bauelement mit Halbleiterchip und Herstellungsverfahren desselben

Publication number: DE10105351

Publication date: 2002-08-22

Inventor: HEDLER HARRY (DE); MEYER THORSTEN (DE);
VASQUEZ BARBARA (DE)

Applicant: INFINEON TECHNOLOGIES AG (DE)

Classification:

- **International:** H01L23/31; H01L23/485; H01L23/28; H01L23/48;
(IPC1-7): H01L23/50; H01L21/60

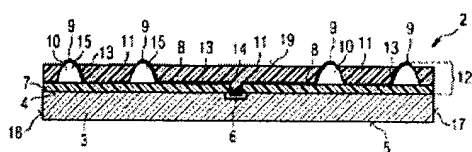
- **European:** H01L23/31H; H01L23/485B

Application number: DE20011005351 20010205

Priority number(s): DE20011005351 20010205

[Report a data error here](#)

Abstract not available for DE10105351



Data supplied from the **esp@cenet** database - Worldwide



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ **Offenlegungsschrift**
⑩ **DE 101 05 351 A 1**

⑤1 Int. Cl.7:
H 01 L 23/50
H 01 L 21/60

②1 Aktenzeichen: 101 05 351.7
②2 Anmeldetag: 5. 2. 2001
④3 Offenlegungstag: 22. 8. 2002

DE 101 05 351 A 1

Mit Einverständnis des Anmelders offengelegte Anmeldung gemäß § 31 Abs. 2 Ziffer 1 PatG

⑦1 Anmelder:
Infineon Technologies AG, 81669 München, DE

⑦4 Vertreter:
Schweiger, M., Dipl.-Ing. Univ., Pat.-Anw., 80802
München

⑦2 Erfinder:
Hedler, Harry, Dr., 93049 Regensburg, DE; Meyer,
Thorsten, 93047 Regensburg, DE; Vasquez,
Barbara, Dr., 80333 München, DE

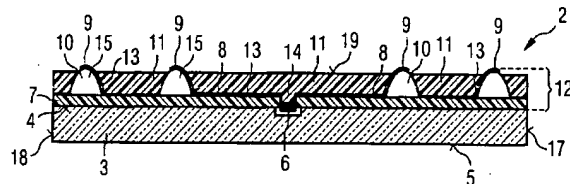
⑤6 Entgegenhaltungen:
DE 198 32 706 A1
DE 100 45 043 A1
DE 100 02 426 A1
JP 5-144823 A. In: Patent Abstracts of Japan;
JP 5-074857 A. In: Patent Abstracts of Japan;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Elektronisches Bauelement mit Halbleiterchip und Herstellungsverfahren desselben

⑤7 Die Erfindung betrifft ein elektronisches Bauteil (2) mit einem Halbleiterchip (3), auf dem eine Zwischenverbindungsstruktur (12) angeordnet ist, die ein unter einer elastomeren Schutzschicht (11) vergrabenes Umverdrahtungsmuster (8) aus Leiterbahnen aufweist, das Kontaktflächen (6) auf der aktiven Oberseite (4) des Halbleiterchips (3) mit Kontaktanschlüssen (9) verbindet, die auf in die Schutzschicht (11) formschlüssig eingebetteten elastomeren Elementen (10) angeordnet sind. Darüber hinaus betrifft die Erfindung ein Verfahren zur Herstellung derartiger elektronischer Bauteile (2).



DE 101 05 351 A 1

[0001] Die Erfindung betrifft ein elektronisches Bauteil mit einem Halbleiterchip und ein Verfahren zur Herstellung desselben gemäß der Gattung der unabhängigen Ansprüche.

[0002] Die Halbleiterchips für elektronische Bauteile nehmen insbesondere für Speicherbauteile in ihren äußeren Dimensionen ständig zu. Ein Aufbringen derart großflächiger Halbleiterchips im Bereich von mehreren Quadratzentimetern auf eine Leiterplatte unter Einhaltung vorgegebener Abstände zwischen den Kontaktanschlüssen des Halbleitermaterials und den Kontaktanschlussflächen erzeugt mit zunehmenden Dimensionen zunehmende Spannungen zwischen dem Material des Halbleiterchips und dem Material der Leiterplatte, so daß die Abrissgefahr der Lötverbindungen mit zunehmenden Dimensionen steigt und somit zunehmend Ausschuß erzeugt wird.

[0003] Aufgabe der Erfindung ist es, ein elektronisches Bauteil und ein Verfahren zu seiner Herstellung anzugeben, mit dem der Ausschuß bei der Herstellung elektronischer Bauteile trotz zunehmender Dimensionen vermindert wird.

[0004] Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Merkmale weiterer Ausführungsformen der Erfindung ergeben sich aus den abhängigen Ansprüchen.

[0005] Erfindungsgemäß wird ein elektronisches Bauteil mit einem Halbleiterchip, auf dessen aktiver Oberseite eine Zwischenverbindungsstruktur angeordnet ist, bereitgestellt. Diese Zwischenverbindungsstruktur sorgt für einen Ausgleich und einen Abbau thermischer Spannungen zwischen dem Halbleiterchip und Substraten wie Leiterplatten aus Kunstharz oder Keramikplatten, die sich in ihrem thermischen Ausdehnungsverhalten von dem Material des Halbleiterchips unterscheiden. Diese Zwischenverbindungsstruktur ist mehrlagig, wobei elastomere Eigenschaften durch entsprechende Schichtfolgen und Anordnungen auf der aktiven Oberseite des Halbleiterchips erreicht werden. Die Zwischenverbindungsstruktur weist eine Isolationsschicht und ein unter einer elastomeren Schutzschicht vergrabenes Umverdrahtungsmuster aus Leiterbahnen auf, das auf der Isolationsschicht angeordnet ist. Ferner weist die Schutzschicht formschlüssig eingebettete elastomere Elemente auf, die auf einer Isolationsschicht unmittelbar angeordnet sind und die Kontaktanschlüsse tragen, welche aus der Schutzschicht herausragen und mit den Leiterbahnen elektrisch verbunden sind.

[0006] Dieses elektronische Bauteil hat aufgrund der elastomeren Eigenschaften der Elemente sowie der formschlüssigen Einbettung dieser elastomeren Elemente in einer entsprechenden Schutzschicht den Vorteil, daß Ausdehnungsunterschiede zwischen Substraten aus unterschiedlichen Werkstoffen wie Keramiken oder Kunstharzen durch die Zwischenverbindungsstruktur ausgeglichen werden können. Die Zwischenverbindungsstruktur hat darüber hinaus den Vorteil, daß auf ihrer Oberseite Kontaktanschlüsse herausragen, die von den elastomeren Elementen getragen und in Richtung auf die aktive Oberseite des Halbleiterchips elastomer nachgiebig sind. Derartige gummielastische oder elastomere Eigenschaften der Kontaktanschlüsse sorgen dafür, daß neben einem thermischen Ausgleich auch Höhenunterschiede aufgrund von Verwölbungen sowohl eines Halbleiterchips als auch von Verwölbungen der Oberfläche von Substrat ausgeglichen werden können.

[0007] In einer bevorzugten Ausführungsform der Erfindung weist die Isolationsschicht, die unmittelbar auf der aktiven Oberseite des Halbleiterchips angeordnet ist, Bondfenster auf, die Kontaktflächen auf der aktiven Oberseite des Halbleiterchips freigeben. Diese Bondfenster können iso-

liert für jede einzelne Kontaktfläche auf dem Halbleiterchip angeordnet werden oder in sogenannten Bondkanälen mehrere Kontaktflächen nebeneinander auf der aktiven Oberseite des Halbleiterchips freigeben. Somit wird ein elektrisches Verbinden der Leiterbahnen des Umverdrahtungsmusters mit den Kontaktflächen ermöglicht. Dieses elektrische Verbinden kann einerseits dadurch erreicht werden, daß das Umverdrahtungsmuster Leiterbahnen vorsieht, welche die Bondfenster überdecken und dabei die Kontaktflächen kontaktieren. Dieses Kontaktieren der Leiterbahnen des vergrabenen Umverdrahtungsmusters kann unmittelbar bei der Strukturierung und Herstellung des Umverdrahtungsmusters erfolgen.

[0008] Ein weiterer Vorteil der Bondfenster bzw. der Bondkanäle in der Isolationsschicht ist, daß in einem separaten Herstellungsschritt Bonddrähte die Leiterbahnen des vergrabenen Umverdrahtungsmusters mit den Kontaktflächen auf der aktiven Oberseite des Halbleiterchips verbinden können.

[0009] Eine weitere Ausführungsform der Erfindung sieht vor, daß die Isolationsschicht Polyimid aufweist. Ein derartiges Material hat den Vorteil, daß es in organischen Lösungsmitteln leicht löslich ist, so daß eine Isolationsschicht auf einem Halbleiterwafer äußerst dünn im Mikrometerbereich, d. h. in Dickenbereichen die nur unter einem Lichtmikroskop meßbar sind, aufgebracht werden kann. Ein in Lösungsmitteln verdünntes Polyimid bildet eine derartige Isolationsschicht nach Verflüchtigen des organischen Lösungsmittels von der Oberfläche eines Halbleiterwafers. Eine derartige Isolationsschicht aus Polyimid kann mit einem Arbeitsschritt auf mehreren Halbleiterchips eines Halbleiterwafers aufgebracht werden.

[0010] Eine weitere Ausführungsform der Erfindung sieht vor, daß die elastomeren Elemente domartige isolierende Höcker sind, die auf der Isolationsschicht angeordnet sind. Mit diesen domartigen Höckern wird sichergestellt, daß ein relativ sanfter Übergang des vergrabenen Umverdrahtungsmusters und seiner Leiterbahnen zu den Kontaktanschlüssen auf dem obersten Bereich eines derartigen domartigen isolierenden Höckers realisiert werden kann. Da die elastomeren Elemente vollständig in der Schutzschicht eingebettet sind, wird gleichzeitig sichergestellt, daß die Leiterbahn, die von dem vergrabenen Umverdrahtungsmuster zu dem Kontaktanschluss führt, vollständig von der Schutzschicht bedeckt ist und somit bei einem späteren Verlöten der Kontaktanschlüsse mit entsprechenden Kontaktanschlussflächen auf entsprechenden Substraten, wie Keramiksubstraten oder Kunstharzsubstraten, nicht dazu führt, daß die Leiterbahnen auf dem elastomeren Element mit Lotmaterial benetzt werden und dadurch ihre elastischen Eigenschaften verlieren, verspröden und somit Wechselbelastungen bei Temperaturschwankungen nicht standhalten. Durch das Einbetten der domartigen isolierenden Höcker, auf denen sich die Zuleitung zu den Kontaktanschlüssen auf dem Höcker befinden, wird somit gewährleistet, daß die Nachgiebigkeit der Leiterbahn auf den elastomeren Höckern trotz Wechselbelastungen eine Langzeitstabilität aufweist.

[0011] In einer weiteren Ausführungsform der Erfindung weisen die elastomeren Elemente ein Elastomer auf Silikonbasis auf. Derartige Silikongummimaterialien haben den Vorteil, daß sie äußerst langlebig sind und ihre gummielastischen bzw. elastomeren Eigenschaften auch bei großer Kompression des elastomeren Elementes nicht verlieren.

[0012] Die elastomeren Elemente weisen in einer alternativen Ausführungsform einen geschlossenporigen Kunststoffschaum auf. Dieser Kunststoffschaum hat den Vorteil, daß er eine geschlossene Oberfläche bei seiner Herstellung ausbildet, die ausreichend glatt ist, um eine entsprechende

Leiterbahn des vergrabenen Umverdrahtungsmusters zu den Kontaktanschlüssen auf dem elastomeren Element zu führen.

[0013] Eine weitere Ausführungsform der Erfindung sieht vor, daß nicht nur das elastomere Element aus einem Elastomer aufgebaut ist, sondern auch die Schutzschicht ein Elastomer auf Silikonbasis aufweist. Diese Ausführungsform der Erfindung hat den Vorteil, daß die Schutzschicht in gleicher Weise nachgiebig ist, wie das elastomere Element, so daß die Schwerkkräfte zwischen Schutzschicht und elastomeren Element minimiert werden. Damit kann gleichzeitig sichergestellt werden, daß die Leiterbahn auf dem elastomeren Element, die das vergrabene Umverdrahtungsmuster mit den Kontaktanschlüssen auf dem elastomeren Element verbindet, nicht nur von dem elastomeren Element getragen wird, sondern auch von der sie einbettenden elastomeren Schutzschicht auf Silikonbasis gestützt wird.

[0014] Bei einer weiteren Ausführungsform der Erfindung weist die Schutzschicht einen geschlossenenporigen Kunststoffschaum auf. Ein derartiger Kunststoffschaum hat gegenüber Elastomeren auf Silikonbasis den Vorteil der größeren Komprimierbarkeit und somit der größeren Nachgiebigkeit gegenüber lokalen Verschiebungen, Verwölbungen oder sonstigen Veränderungen insbesondere durch Unterschieden in der thermischen Ausdehnung von Materialien, mit denen die Kontaktanschlüsse des Halbleiterchips zu verbinden sind.

[0015] Wie bereits oben erwähnt, kann in einer weiteren Ausführungsform die Schutzschicht eine Lötstoppschicht sein, die aufgrund der vollständigen Einbettung des elastomeren Elementes in die Schutzschicht ein Fließen von Lotmaterial von den Kontaktanschlußflächen auf die Leiterbahn, welche die freiliegenden Kontaktanschlüsse mit dem vergrabenen Umverdrahtungsmuster verbindet, verhindert. Dadurch wird gleichzeitig eine Versteifung dieses Leiterbahnstückes ebenfalls verhindert und somit die Nachgiebigkeit und Elastizität der verbindenden Leiterbahn beibehalten.

[0016] Die Leiterbahnen können in einer weiteren Ausführungsform der Erfindung aus Kupfer oder einer Kupferlegierung bestehen. Derartige Leiterbahnen haben gegenüber Aluminiumleiterbahnen den Vorteil, daß sie mittels Drucktechniken unproblematisch herstellbar sind, da die Oxidationsgefahr verringert ist.

[0017] Eine weitere Ausführungsform der Erfindung sieht vor, daß die Kontaktanschlüsse eine lötbare Beschichtung vorzugsweise aus einem Silberlot und/oder Gold oder einer Goldlegierung aufweist. Da insbesondere die Materialien Silber und/oder Gold relativ kostspielig sind, wird nicht das gesamte vergrabene Umverdrahtungsmuster mit seinen Leiterbahnen aus diesen Materialien hergestellt, sondern, wie oben erwähnt, aus dem wesentlich preiswerteren Kupfer oder aus Kupferlegierungen und lediglich die Kontaktanschlüsse, die aus der Schutzschicht herausragen und frei zugänglich sind, werden mit einer Silber- oder Goldlegierung beschichtet, um einerseits die Oxidationsgefahr zu verringern und andererseits die Lötbarkeit zu verbessern.

[0018] Ein Verfahren zur Herstellung eines elektronischen Bauteils mit einem Halbleiterchip weist folgende Verfahrensschritte auf:

- Bereitstellen eines Halbleiterwafers mit mehreren Halbleiterchips,
- Beschichten des Halbleiterwafers mit einer Isolationsschicht unter Freilassen von Bondfenstern über Kontaktflächen auf der aktiven Oberseite des Halbleiterchips,
- Aufbringen von elastomeren Elementen auf der Iso-

lationsschicht in einem für Kontaktanschlüsse vorgegebenen Muster,

- Aufbringen eines Umverdrahtungsmusters mit Kontaktanschlüssen auf den elastomeren Elementen und Leiterbahnen von den Kontaktanschlüssen zu den Kontaktflächen in den Bondfenstern,
- Aufbringen einer elastomeren Schutzschicht unter Einbetten der elastomeren Elemente mit Kontaktanschlüssen und Vergraben des Umverdrahtungsmusters,
- Abdünnen der elastomeren Schutzschicht zum Freilegen der Kontaktanschlüsse auf den elastomeren Elementen,
- Trennen des Halbleiterwafers zu elektronischen Bauteilen in Chipgröße.

[0019] Ein derartiges Verfahren hat den Vorteil, daß eine Zwischenverbindungsstruktur unmittelbar auf dem Halbleiterwafer für mehrere Halbleiterchips realisiert werden kann. Nach Vollenden der Zwischenverbindungsstruktur, die eine Isolationsschicht, vergrabenen Umverdrahtungsmuster und formschlüssig in eine Schutzschicht eingebetteten elastomeren Elementen mit darauf befindlichen Kontaktanschlüssen aufweist, ein gebrauchsfähiges elektronisches Bauteil hergestellt werden kann. Nach dem letzten Verfahrensschritt, dem Trennen des Halbleiterwafers zu elektronischen Bauteilen, stehen diese in Chipgröße als Verkaufsprodukt zur Verfügung, ohne daß jedes Halbleiterchip selbst mit einem Gehäuse zu versehen ist. Mit diesem Verfahren kann folglich ein elektronisches Bauteil dargestellt werden, daß in seiner Längen- und Breitenausdehnung die Chipgröße aufweist und in seiner Höhe der Dicke des Chips einschließlich der Dicke der Zwischenverbindungsstruktur entspricht.

[0020] Die Kontaktanschlüsse können frei wählbar auf der gesamten Oberfläche angebracht werden, die in ihrer Größe der aktiven Oberseite des Halbleiterchips entspricht. Somit wird ein elektronisches Bauteil mit diesem Verfahren hergestellt, daß in seinem Volumen dem Volumen des Halbleiterchips mit geringfügiger Volumensvergrößerung um das Volumen der Zwischenverbindungsstruktur entspricht. Da das Volumen der Zwischenverbindungsstruktur seinerseits im wesentlichen durch die elastomere Schutzschicht mit eingebetteten elastomeren Elementen bestimmt wird, kommt es darauf an, die elastomeren Elemente mit ihren darauf befindlichen Kontaktanschlüssen und den zugehörigen Leiterbahnen so niedrig wie möglich zu gestalten.

[0021] Die Höhe der elastomeren Elemente über der Isolationsschicht, die wesentlich die Dicke der Schutzschicht bestimmt, hängt von den Unterschieden in der thermischen Ausdehnung des Halbleiterchips und des Materials, auf dem das elektronische Bauelement mit seinen Kontaktanschlüssen zu positionieren ist, ab. Bei großen Unterschieden im Ausdehnungskoeffizienten ist die Höhe der elastomeren Elemente über der Isolationsschicht entsprechend größer zu gestalten, um einen Ausgleich im thermischen Ausdehnungsverhalten zu erreichen, ohne das Halbleiterchip sowie die vergrabene Umverdrahtungsschicht zu belasten. Eine weitere Grenze der Höhe der elastomeren Elemente ist verfahrensbedingt, d. h. in einer Ausführungsform ist eine Drucktechnik vorgesehen, um die elastomeren Elemente auf der Isolationsschicht aufzubringen. Derartige Drucktechniken sind in ihrer Miniaturisierungsmöglichkeit eingeschränkt und folglich ergibt sich daraus eine weitere Grenze der Verkleinerung des Volumens der Zwischenverbindungsstruktur.

[0022] Auch die Isolationsschicht kann in einer Ausführungsform der Erfindung mittels Drucktechnik, vorzugsweise mittels Siebdrucktechnik, erfolgen. Dieses Verfahren hat gegenüber fotolithographischen Prozessen den Vorteil,

daß keine zusätzliche photolithographische Maske sowie entsprechende Verfahrensschritte zur Übertragung der photolithographischen Maske auf den Halbleiterwafer vorzusehen sind. Mit Hilfe der Drucktechniken wird nur an den Stellen eine Isolationsschicht aufgebaut, an denen die drucktechnische Maske dieses vorsieht. Das Drucktechnische Verfahren hat deshalb den Vorteil der Wirtschaftlichkeit, jedoch ist die Realisierung von Bondfenstern auf eine Mindestgröße der Bondfenster beschränkt, da das Verfahren eine Miniaturisierungsgrenze aufweist.

[0023] Auch das Aufbringen eines Umverdrahtungsmusters mit Kontaktanschlüssen auf den elastomeren Elementen und Leiterbahnen zu Kontaktflächen in den Bondfenstern kann mit Hilfe der Drucktechnik vorzugsweise der Siebdrucktechnik erfolgen. Da die Leiterbahnen dieses Umverdrahtungsmusters eine wesentlich gröbere Struktur haben, als die Leiterbahnen, die unmittelbar auf der aktiven Oberseite des Halbleiterchips angebracht sind, ist eine preiswerte Drucktechnik als Herstellungsverfahren für das Umverdrahtungsmuster geeignet.

[0024] Das Aufbringen einer elastomeren Schutzschicht kann mittels Tauchtechnik gleichzeitig für eine große Zahl von Halbleiterwafern erfolgen. Dabei wird die Oberfläche des Halbleiterwafer vollständig und unstrukturiert mit der Schutzschicht versehen. Ein ähnliches Ergebnis liefert das Aufbringen der elastomeren Schutzschicht mittels Schleuderguß oder mittels Sprühtechnik. Bei der Sprühtechnik ist Voraussetzung, daß das Material der elastomeren Schutzschicht in einem Lösungsmittel verdünnt werden kann, so daß ein Auftrag durch Sprühen aus Düsen möglich wird. Diese Voraussetzung entfällt bei der Schleudergußtechnik. In allen drei Verfahrensvarianten entsteht eine vollständig geschlossene unstrukturierte Beschichtung der Oberfläche des Wafers, so daß die Schutzschicht erst mit dem Trennen des Wafers in einzelne Halbleiterchips und damit gleichzeitig in einzelne elektronische Bauteile auf die Flächen der einzelnen Halbleiterchips begrenzt wird.

[0025] Ein weiteres Durchführungsbeispiel des Verfahrens sieht vor, daß die Schutzschicht mittels Drucktechnik unter Freilassung von Sägebereichen strukturiert auf dem Wafer aufgebracht wird. Dieses Verfahren hat den Vorteil, daß die Sägespuren auf dem Wafer freigehalten werden und somit für das Ausrichten beim Sägeschritt zur Verfügung stehen. Damit wird einerseits das Trennen des Halbleiterwafers in elektronische Bauteile vereinfacht und andererseits ein Verkleben des mit hoher Geschwindigkeit rotierenden Diamantsägeblattes durch den Elastomer der Schutzschicht unterbunden, so daß das Sägeblatt sich ausschließlich in ein Halbleitermaterial beim Trennen der Halbleiterwafer einarbeitet.

[0026] Bei allen vier oben erwähnten Verfahrensvarianten zur Aufbringung der Schutzschicht können die auf den elastomeren Elementen befindlichen Kontaktanschlüsse mit abgedeckt werden. In derartigen Fällen ist ein Abdünnen der elastomeren Schutzschicht auf dem Wafer noch vor dem Trennen vorgesehen. In einem weiteren Durchführungsbeispiel des Verfahrens erfolgt das Abdünnen der elastomeren Schutzschicht mittels Anlösen und Abschleudern des die Kontaktanschlüsse bedeckenden Anteils des Schutzschichtmaterials. Dieses hat den Vorteil, daß der Halbleiterwafer mit Schutzschicht im nicht getrennten Zustand auf einem entsprechenden Drehteller fixiert werden kann und ein Lösungsmittel zum Anlösen des die Kontaktanschlüsse bedeckenden Anteils des Schutzschichtmaterials auf die Schutzschicht aufgesprüht und die angelöste Substanz abgeschleudert wird.

[0027] Ein weiteres Durchführungsbeispiel des Verfahrens sieht vor, daß das Abdünnen der elastomeren Schutz-

schicht mit Anlösen und anschließendem Abspülen des die Kontaktanschlüsse bedeckenden Anteils des Schutzschichtmaterials erfolgt. Zum Abspülen werden dazu Mittel eingesetzt, die das weitergehende Anlösen der Schutzschicht stoppen und damit eine verbesserte Einstellung der Dicke der Schutzschicht ermöglichen.

[0028] Anstelle der oben erwähnten naßchemischen Verfahren zum Abdünnen der elastomeren Schutzschicht können auch Trockenverfahren eingesetzt werden. Dabei wird die Schutzschicht mittels Plasmaveraschen, Plasmaverdampfen und/oder Plasmazerstäuben des die Kontaktflächen bedeckenden Anteils des Schutzschichtmaterials abgetragen. Ein derartiger Abtrag kann sehr genau gesteuert werden und gleichzeitig für mehrere Wafer in einem Plasmareaktor erfolgen.

[0029] Mit dem obigen Herstellungsverfahren lassen sich robuste, kostengünstige und ultraflache CSP-Bauteile (Chip-Size-Packages) mit hohen Zuverlässigkeitseigenschaften insbesondere für große Chipgeometrien herstellen. Kleinere Chipgeometrien von CSP-Bauteilen mit entsprechend geringerer Ausdehnung können mit starren Interconnect-Elementen aus Lot ausgeführt werden. Jedoch während der unterschiedlichen thermischen Ausdehnung von Chip und Board (Leiterplatte) besteht die Gefahr des Versagens derartiger starrer Montagen bei großen Chipflächen. Bei thermischer Belastung können nämlich Abrisse entstehen. Um diese Gefahr zu verringern, können großflächige Chips mit Dimensionen im Zentimeterbereich mit elastischen Interconnects versehen werden. Die mechanisch empfindlichen Interconnects können beim Lötprozess zu sich versteifenden elastischen Interconnects werden. Die vorliegende Erfindung verbessert derartige elastische Interconnects.

[0030] Dazu wird ein formschlüssiger Einbau der elastomeren Interconnectelemente in eine elastomere Schutzschicht vorgesehen, die gleichzeitig als Lötstopplack dient. Damit entsteht bereits auf der Oberfläche eines Wafers eine dünne kompakte und robuste Zwischenverbindungsstruktur in Form eines Interconnect-Systems. Von dieser Zwischenverbindungsstruktur bzw. diesem Interconnect-System sind zu der Leiterplatte bzw. dem Board hin lediglich die Kontaktanschlüsse zugänglich.

[0031] Durch die Einführung einer formschlüssigen Schutzschicht auf dem CSP-Bauteil mit elastischen Interconnect-Elementen werden diese Interconnect-Elemente gestützt und gleichzeitig unter der formschlüssigen Schutzschicht ein vergrabenes Umverdrahtungsmuster untergebracht. Die formschlüssige Schutzschicht besteht im wesentlichen aus einem elastomeren Material mit einem Silikonelastomer, das über die aktive Oberseite eines Chips oder eines Wafers derart dick aufgetragen wird, daß alle Interconnect-Elemente zunächst bedeckt sind. Anschließend wird die Schicht geschrumpft und/oder durch nasse oder trockene Verfahren geringfügig abgetragen, so daß nur die Enden oder Spitzen der Interconnect-Elemente in Form von Kontaktanschlüssen heraus schauen. Damit entsteht eine Zwischenverbindungsstruktur mit vergrabener Umverdrahtungsschicht, die verbesserte Stabilität und Lötstoppeigenschaften aufweist.

[0032] Für das Herstellungsverfahren einer derartigen formschlüssigen Anordnung sind kostengünstige Verfahren wie Drucken, Tauchtechniken und Ähnliches vorgesehen, womit teure photolithographische Schritte vermieden werden. Die Gefahr des Fließens des Lotes entlang der Leiterbahnen der Umverdrahtung, was zur Beeinträchtigung der elastischen Eigenschaften des Systems führen könnte, wird mit Hilfe der formschlüssigen elastomeren Schutzschicht unterbunden. Der Zugriff zu den Kontaktanschlüssen auf den elastomeren Elementen, die in die formschlüssige

Schutzschicht eingebettet sind, kann ohne Anwendung von Masken- und/oder Strukturierungsprozessen durch das erfindungsgemäße Verfahren wie oben beschrieben erzielt werden.

[0033] Die Erfindung wird nun anhand von Ausführungsformen mit Bezugnahme auf die beigefügten Zeichnungen näher erläutert.

[0034] Fig. 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils mit Zwischenverbindungsstruktur gemäß einer Ausführungsform der Erfindung,

[0035] Fig. 2 bis 6 zeigen schematische Querschnitte eines Halbleiterwafers zur Erläuterung von Herstellungsschritten eines Herstellungsverfahrens des elektronischen Bauteils der Fig. 1,

[0036] Fig. 7 bis 9 zeigen schematische Querschnitte des elektronischen Bauteils und eine Leiterplatte zur Erläuterung einer Verwendung der Erfindung beim Bestücken von Leiterplatten oder Keramiksubstraten.

[0037] Fig. 1 zeigt einen schematischen Querschnitt eines elektronischen Bauteils 2 mit Zwischenverbindungsstruktur 12 gemäß einer Ausführungsform der Erfindung. In Fig. 1 kennzeichnet das Bezugszeichen 3 einen Halbleiterchip mit einer aktiven Oberseite 4 und einer passiven Rückseite 5 sowie den Randseiten 17 und 18. Die passive Rückseite 5 und die Randseiten 17 und 18 stellen gleichzeitig Gehäuseaußenflächen des Halbleiterbauteils 2 dar. Somit ist das elektronische Bauteil ein Bauteil in Chipgrößenform bzw. ein CSP-Bauteil. Die Oberseite 19 der Zwischenverbindungsstruktur 12 stellt gleichzeitig eine weitere Außenseite des Gehäuses des elektronischen Bauteils 2 dar. Die Zwischenverbindungsstruktur 12 besteht aus mehreren Schichten und Elementen, die mittels Siebdrucktechnik auf die aktive Oberseite 4 des Halbleiterchips 3 aufgebracht sind. Zunächst ist unmittelbar auf einer Passivierungsschicht der aktiven Oberseite 4 des Halbleiterchips eine Isolationsschicht 7 in dieser Ausführungsform aus Polyimid unter Freilassung einer Kontaktfläche 6 in einem Bondfenster 14 in der Isolationsschicht 7 aufgebracht.

[0038] Unmittelbar auf der Isolationsschicht 7 sind elastomere Elemente 10, die in dieser Ausführungsform einen domförmigen Höcker bilden, angeordnet. Ein Umverdrahtungsmuster 8 weist Leiterbahnen auf, die von den Kontaktflächen 6 des Halbleiterchips 3 über die Isolationsschicht 7 zu Kontaktanschlüssen 9 auf den elastomeren Elementen führen. Das Umverdrahtungsmuster 8 ist unter einer Schutzschicht 11 vergraben, die ebenfalls aus einem elastomeren Material hergestellt ist. Somit stützt das elastomere Element 10 den Kontaktanschluss 9 und ist gleichzeitig eingebettet in die elastomere Schutzschicht 11. Mit dieser Zwischenverbindungsstruktur 12 wird eine äußerst stabile und nachgiebige Anordnung für die Kontaktanschlüsse 9 des elektronischen Bauteils geschaffen. Die elastomere Schutzschicht 11 sowie die elastomeren Elemente sind in dieser Ausführungsform aus einem Elastomer auf Silikonbasis hergestellt. Anstelle eines Elastomers auf Silikonbasis kann auch ein geschlossenporiger Kunststoffschaum eingesetzt werden, der durch seine geschlossene Porigkeit eine geschlossene Oberfläche für das Aufbringen von Leiterbahnen 13 auf den elastomeren Elementen 10 zur Verfügung stellt.

[0039] In dieser Ausführungsform weist das Umverdrahtungsmuster 8 mit seinen Leiterbahnen 13 und seinen Kontaktanschlüssen 9 auf den elastomeren Elementen eine Kupferlegierung auf. Zusätzlich sind die Kontaktanschlüsse 9 mit einer lötbaren Beschichtung versehen, die in dieser Ausführungsform ein Silberlot aufweist.

[0040] Die Fig. 2 bis 6 zeigen schematische Querschnitte eines Halbleiterwafers 16 zur Erläuterung von Herstellungsschritten eines Herstellungsverfahrens des elektronischen

Bauteils 2 der Fig. 1.

[0041] Fig. 2 zeigt einen Ausschnitt eines Halbleiterwafers 16 im Querschnitt, der auf der aktiven Oberseite 4 des Halbleiterchips 3 eine Kontaktfläche 6 aufweist. Komponenten mit gleichen Funktionen wie in Fig. 1 werden mit gleichen Bezugszeichen gekennzeichnet und nicht mehr erläutert. In einem ersten Herstellungsschritt, dessen Ergebnis in Fig. 2 im Querschnitt gezeigt wird, wird auf die aktive Oberseite 4 des Halbleiterchips 3 unter Freilassung eines Bondfensters 14, daß den Zugriff zu der Kontaktfläche 6 ermöglicht, eine Isolationsschicht 7 aufgebracht. Diese Isolationsschicht 7 ist in dieser Ausführungsform aus einem Polyimid hergestellt und weist eine Dicke zwischen 0,5 µm und 5 µm auf.

[0042] Fig. 3 zeigt den Querschnitt der Fig. 2 nach einem weiteren Herstellungsschritt des Verfahrens. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht mehr erläutert. Bei dem weiteren Herstellungsschritt werden an vorbestimmten Positionen Höcker 15 aus einem elastomeren Material aufgebracht. Diese Höcker 15 haben in dieser Ausführungsform eine domförmige Kontur und ragen aus der Oberseite der Isolationsschicht 7 mit einer Höhe h heraus. Diese Höhe liegt im Bereich von 5 µm bis 150 µm. Die Höcker werden auf die Isolationsschicht 7 mittels eines Siebdruckverfahrens aufgebracht. Dazu wird ein Elastomer auf Silikonbasis durch ein entsprechendes Sieb gespatelt.

[0043] Fig. 4 zeigt das Ergebnis eines weiteren Herstellungsschrittes des Verfahrens, durch den auf dem Halbleiterwafer 16 mittels Siebdrucktechnik ein Umverdrahtungsmuster 8 aufgebracht wird. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht mehr erläutert.

[0044] Das Umverdrahtungsmuster 8 weist unmittelbar auf der Oberfläche der Isolationsschicht 7 und teilweise auf der Oberfläche der elastomeren Elemente 10 Leiterbahnen 13 und auf der Kuppe der elastomeren Elemente 10 Kontaktanschlüsse 9 auf. Die gesamte Umverdrahtungsstruktur kann in einem Herstellungsschritt mittels Siebdrucktechnik realisiert werden.

[0045] Fig. 5 zeigt das Ergebnis eines weiteren Herstellungsschrittes, bei dem eine elastomere Schicht auf den Wafer 16 aufgebracht ist. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht mehr erläutert. Die elastomere Schicht 11 wurde in diesem Durchführungsbeispiel des Verfahrens mit einem Schleuderverfahren aufgebracht und bedeckt folglich die gesamte Oberfläche des Halbleiterwafers 16. Sie kann aber auch strukturiert mittels Siebdruckverfahren aufgebracht werden in einer Struktur, die beispielsweise Bereiche der Sägespur auf dem Halbleiterwafer 16 freiläßt, um ein ungestörtes Sägen des Halbleiterwafers 16 zu ermöglichen. Mit diesem Herstellungsschritt der Fig. 5 wird das Umverdrahtungsmuster 8 unter der elastomeren Schutzschicht 11 vergraben und gleichzeitig werden die elastomeren Elemente 10 formschlüssig in die elastomere Schutzschicht 11 eingebettet. Bei diesem Herstellungsschritt können die Kontaktanschlüsse 9 eventuell durch die elastomere Schutzschicht 11 bedeckt sein, so daß durch einen weiteren Herstellungsschritt ein Abdünnen der elastomeren Schutzschicht zum Freilegen der Kontaktanschlüsse 9 auf den elastomeren Elementen 10 erforderlich wird.

[0046] Fig. 6 zeigt ein elektronisches Bauteil 2 nach dem Abdünnen der elastomeren Schutzschicht 11 und einem Trennen des Halbleiterwafers 16 in einzelne Halbleiterchips 3. Dabei entsteht das fertige elektronische CSP-Bauteil in

Chipgröße, dessen Gehäuseaussenseiten aus der passiven Rückseite 5 des Halbleiterchips 3 und den Randseiten 17 und 18 sowie der Oberseite 19 der Zwischenverbindungsstruktur 12 gebildet wird. Aus der elastomeren Schutzschicht 11 ragen nach dem Abdünnen die Kontaktanschlüsse 9 hervor und sind frei zugänglich.

[0047] Die Fig. 7 bis 9 zeigen schematische Querschnitte des elektronischen Bauteils 2 und einer Leiterplatte 20 zur Erläuterung einer Verwendung der Erfindung zum Bestücken von Leiterplatten 20 oder Keramiksubstraten.

[0048] Fig. 7 zeigt den schematischen Querschnitt des elektronischen Bauteils 2 der Fig. 1 in umgekehrter Position, so daß die Kontaktanschlüssen 9 nach unten weisen. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht mehr erläutert. Ein elektronisches Bauteil 2 in der Position, wie es in Fig. 7 gezeigt wird, kann mit seiner Zwischenverbindungsstruktur 12 unmittelbar auf eine Leiterplatte oder ein Keramiksubstrat aufgesetzt werden.

[0049] Fig. 8 zeigt eine Leiterplatte 20 mit Kontaktanschlussflächen 21 auf ihrer Oberseite 23. Anstelle der Leiterplatte 20 kann auch ein Keramiksubstrat vorgesehen sein. Die Kontaktanschlussflächen 21 sind entweder mit einem Leitleber oder mit einem Lotvorrat 22 in dieser Ausführungsform beschichtet und derart auf der Oberseite 23 der Leiterplatte 20 angeordnet, daß ihre Positionen den Positionen der Kontaktanschlüssen 9 des elektronischen Bauteils 2 entsprechen.

[0050] Fig. 9 zeigt eine mit einem erfindungsgemäßen elektronischen Bauteil 2 bestückte Leiterplatte 20. Komponenten mit gleichen Funktionen wie in den vorhergehenden Figuren werden mit gleichen Bezugszeichen gekennzeichnet und nicht näher erläutert. Die Kontaktanschlüsse 9 sind entweder mit Hilfe eines Temperschlittes in dem Lotvorrat 22 der Kontaktanschlussflächen 21 der Leiterplatte 20 eingelötet oder mit einem Leitleber mit den Kontaktanschlüssen auf der Leiterplatte verbunden. Aufgrund der elastomeren Stützung der Kontaktanschlüsse 9 durch die elastomere Schutzschicht 11 und die elastomeren Elemente 10 werden Ausdehnungsunterschiede aufgrund unterschiedlicher thermischer Ausdehnungskoeffizienten von Leiterplatte 20 und Halbleiterchip 3 ausgeglichen. Dabei wird die höhere Ausdehnung einer Leiterplatte 20 aus einem duromeren Kunststoff gegenüber der geringeren Ausdehnung eines Halbleiterchips 3 durch die im wesentlichen elastomere Zwischenverbindungsstruktur 12 kompensiert, ohne daß Kontaktverbindungen aufreißen, brechen, oder gar der Halbleiterchip beschädigt wird.

Bezugszeichenliste

2 elektronisches Bauteil
3 Halbleiterchip
4 aktive Oberseite
5 passive Rückseite
6 Kontaktflächen
7 Isolationsschicht
8 Umverdrahtungsmuster
9 Kontaktanschluß
10 elastomere Elemente
11 Schutzschicht
12 Zwischenverbindungsstruktur
13 Leiterbahnen
14 Bondfenster
15 Höcker
16 Halbleiterwafer
17, 18 Randseiten des Halbleiterchips

19 Oberseite der Zwischenverbindungsstruktur

20 Leiterplatte

21 Kontaktanschlussflächen

22 Lotvorrat

23 Oberseite der Leiterplatte

h Höhe der Höcker

Patentansprüche

1. Elektronisches Bauteil mit einem Halbleiterchip (3), auf dessen aktiver Oberseite (4) eine Zwischenverbindungsstruktur (12) angeordnet ist, die eine Isolationsschicht (7) und ein unter einer elastomeren Schutzschicht (11) vergrabenes Umverdrahtungsmuster (8) aus Leiterbahnen (13), das auf der Isolationsschicht (7) angeordnet ist, aufweist, wobei die Schutzschicht (11) formschlüssig eingebettete elastomere Elemente (10) aufweist, die auf der Isolationsschicht unmittelbar angeordnet sind und die Kontaktanschlüsse (9) tragen, welche aus der Schutzschicht (11) herausragen und mit den Leiterbahnen (13) elektrisch verbunden sind.
2. Elektronisches Bauteil nach Anspruch 1, dadurch gekennzeichnet, dass die Isolationsschicht (7) Bondfenster (14) aufweist, die Kontaktflächen (6) auf der aktiven Oberseite (4) des Halbleiterchips (3) freigeben.
3. Elektronisches Bauteil nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, dass die Leiterbahnen (13) des vergrabenen Umverdrahtungsmusters (8) mit den Kontaktflächen (6) in den Bondfenstern (14) elektrisch verbunden sind.
4. Elektronisches Bauteil nach einem der Ansprüche, dadurch gekennzeichnet, dass die Isolationsschicht (7) Polyimid aufweist.
5. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die elastomeren Elemente (10) domartige isolierende Höcker (15) sind, die auf der Isolationsschicht (7) angeordnet sind.
6. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die elastomeren Elemente (10) ein Elastomer auf Silikonbasis aufweisen.
7. Elektronisches Bauteil nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass die elastomeren Elemente (10) einen geschlossenporigen Kunststoffschaum aufweisen.
8. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Schutzschicht (11) ein Elastomer auf Silikonbasis aufweist.
9. Elektronisches Bauteil nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass die Schutzschicht (11) einen geschlossenporigen Kunststoffschaum aufweist.
10. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Schutzschicht (11) eine Lötstoppschicht ist.
11. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Leiterbahnen (13) Kupfer oder eine Kupferlegierung aufweisen.
12. Elektronisches Bauteil nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Kontaktanschlüsse (9) eine lötbare Beschichtung oder eine Beschichtung aus einem Leitleber aufweisen.
13. Elektronisches Bauteil nach Anspruch 12, dadurch gekennzeichnet, dass die lötbare Beschichtung der Kontaktanschlüsse (9) aus einem Silberlot besteht.

14. Elektronisches Bauteil nach Anspruch 12, dadurch gekennzeichnet, dass die Beschichtung der Kontaktanschlüsse (9) aus Gold oder einer Goldlegierung besteht.

15. Verfahren zur Herstellung eines elektronischen Bauteils (2) mit einem Halbleiterchip (3), einer Isolationsschicht (7) auf dem Halbleiterchip (3), einem unter einer Schutzschicht (11) vergrabenen Umverdrahtungsmuster (8) auf der Isolationsschicht (7) und form-schlüssig in die Schutzschicht (11) eingebetteten elastomeren Elementen (10), die Kontaktanschlüsse (9) tragen, welche aus der Schutzschicht (11) herausragen, wobei das Verfahren folgende Verfahrensschritte aufweist:

- Bereitstellen eines Halbleiterwafers (16) mit mehreren Halbleiterchips (3),
- Beschichten des Halbleiterwafers (16) mit einer Isolationsschicht (7) unter Freilassen von Bondfenstern (14) über Kontaktflächen (6) auf der aktiven Oberseite (4) jedes Halbleiterchips (3),
- Aufbringen von elastomeren Elementen (10) auf der Isolationsschicht (7) in einem für Kontaktanschlüsse (9) vorgegebenen Muster,
- Aufbringen eines Umverdrahtungsmusters (8) mit Kontaktanschlüssen (9) auf den elastomeren Elementen (19) und Leiterbahnen (13) von den Kontaktanschlüssen (9) zu den Kontaktflächen (6) in den Bondfenstern (14),
- Aufbringen einer elastomeren Schutzschicht (11) unter Einbetten der elastomeren Elemente (10) mit Kontaktanschlüssen (9) und Vergraben des Umverdrahtungsmusters (8),
- Abdünnen der elastomeren Schutzschicht (11) zum Freilegen der Kontaktanschlüsse (9) auf den elastomeren Elementen (10),
- Trennen des Halbleiterwafers (16) zu elektronischen Bauteilen (2) in Chipgröße.

16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, dass das Beschichten des Halbleiterwafers (16) mit einer Isolationsschicht (7) unter Freilassen von Bondfenstern (14) über Kontaktflächen (6) mittels Drucktechnik, vorzugsweise Siebdrucktechnik erfolgt.

17. Verfahren nach Anspruch 15 oder Anspruch 16, dadurch gekennzeichnet, dass das Aufbringen von elastomeren Elementen (10) auf der Isolationsschicht (7) mittels Drucktechnik, vorzugsweise Siebdrucktechnik, erfolgt.

18. Verfahren nach einem der Ansprüche 15 bis 17, dadurch gekennzeichnet, dass das Aufbringen eines Umverdrahtungsmusters (8) mit Kontaktanschlüssen (9) auf den elastomeren Elementen (10) und Leiterbahnen (13) zu den Kontaktflächen (6) mittels Drucktechnik, vorzugsweise Siebdrucktechnik, erfolgt.

19. Verfahren nach einem der Ansprüche 15 bis 18, dadurch gekennzeichnet, dass das Aufbringen einer elastomeren Schutzschicht (11) mittels Drucktechnik unter Freilassung von Sägebereichen auf dem Halbleiterwafer (16) vorzugsweise mittels Siebdrucktechnik durchgeführt wird.

20. Verfahren nach einem der Ansprüche 15 bis 18, dadurch gekennzeichnet, dass das Aufbringen einer elastomeren Schutzschicht (11) mittels Tauchtechnik erfolgt.

21. Verfahren nach einem der Ansprüche 15 bis 18, dadurch gekennzeichnet, dass das Aufbringen einer elastomeren Schutzschicht (11) mittels Schleuderguß erfolgt.

22. Verfahren nach einem der Ansprüche 15 bis 18, dadurch gekennzeichnet, dass das Aufbringen einer

elastomeren Schutzschicht (11) mittels Sprühtechnik erfolgt.

23. Verfahren nach einem der Ansprüche 15 bis 22, dadurch gekennzeichnet, dass das Abdünnen der elastomeren Schutzschicht (11) mittels Anlösen und Abschleudern des die Kontaktanschlüsse (9) bedeckenden Anteils des Schutzschichtmaterials erfolgt.

24. Verfahren nach einem der Ansprüche 15 bis 22, dadurch gekennzeichnet, dass das Abdünnen der elastomeren Schutzschicht (11) mittels Anlösen und Abspülen des die Kontaktanschlüsse (9) bedeckenden Anteils des Schutzschichtmaterials erfolgt.

25. Verfahren nach einem der Ansprüche 15 bis 22, dadurch gekennzeichnet, dass das Abdünnen der elastomeren Schutzschicht (11) mittels Plasmaveraschen, Plasmaverdampfen und/oder Plasmazerstäuben des die Kontaktanschlüsse (9) bedeckenden Anteils des Schutzschichtmaterials erfolgt.

Hierzu 3 Seite(n) Zeichnungen

FIG 1

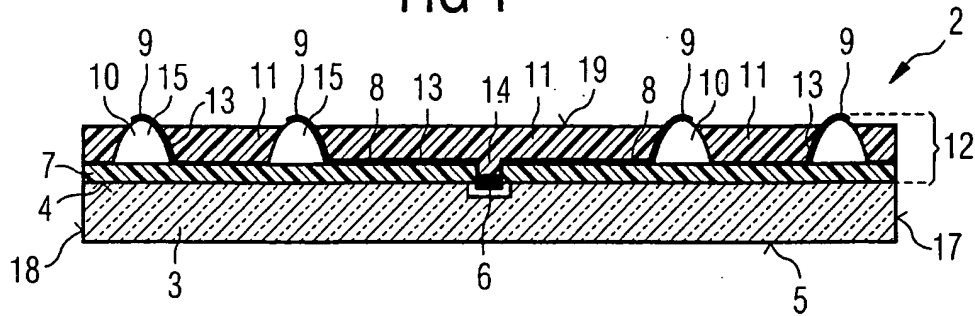


FIG 2

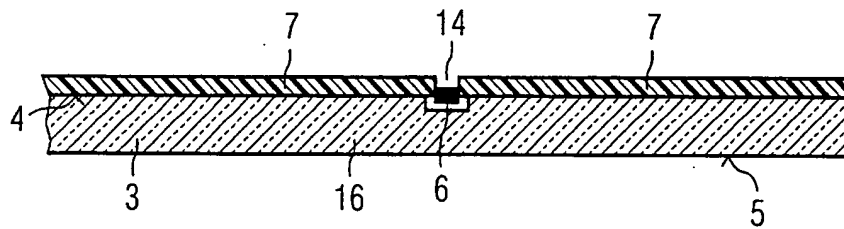


FIG 3

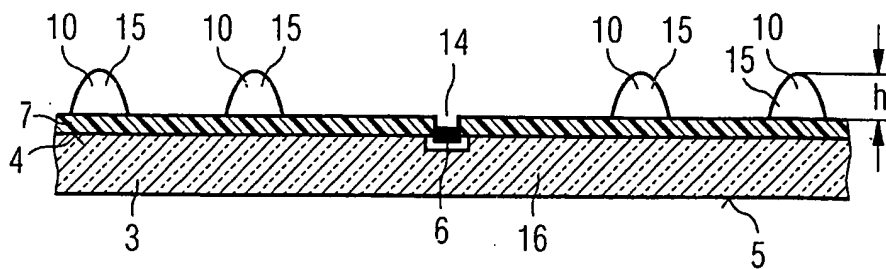


FIG 4

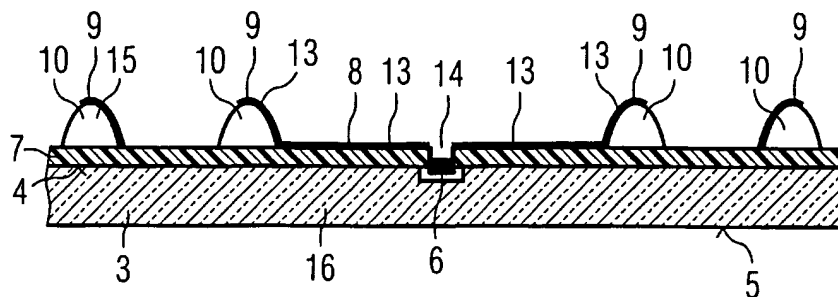


FIG 5

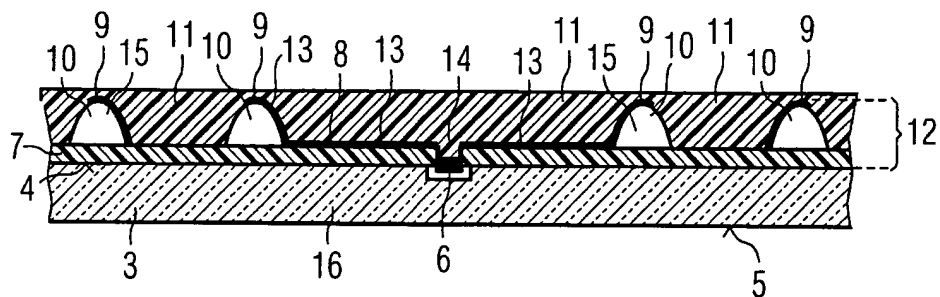


FIG 6

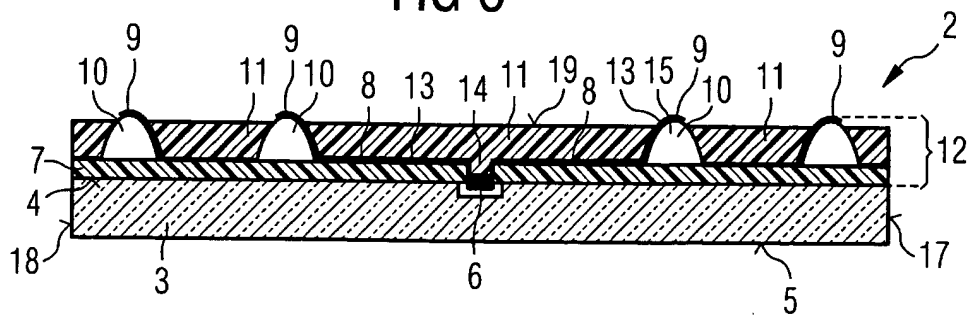


FIG 7

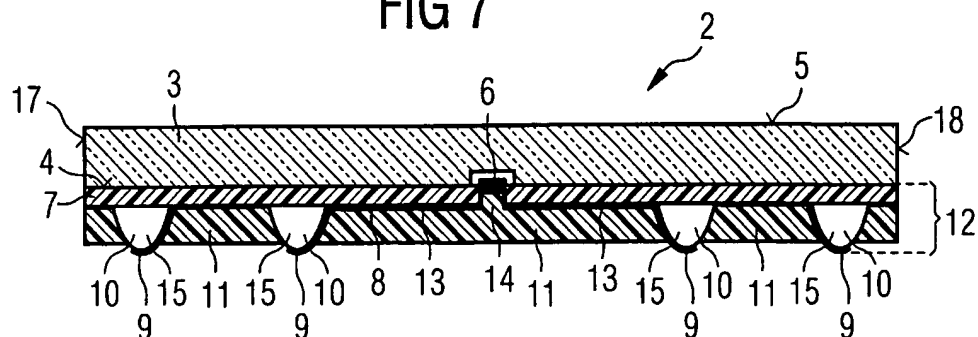


FIG 8

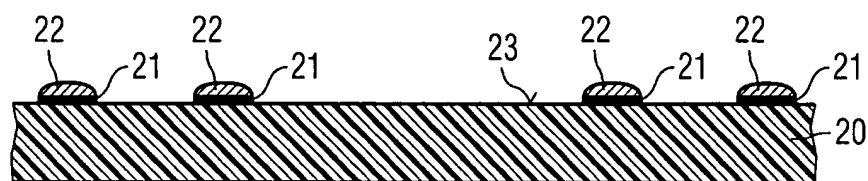


FIG 9

